

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-036871

(43)Date of publication of application : 07.02.1997

(51)Int.Cl.

H04L 12/28  
H04Q 3/00

(21)Application number : 07-180464

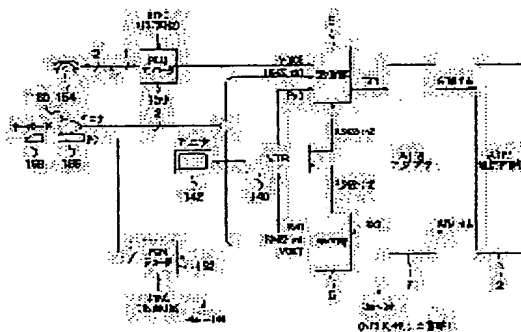
(71)Applicant : SONY CORP

(22)Date of filing : 17.07.1995

(72)Inventor : MATSUMURA YOICHI  
KUBOTA TATSUYA  
TAKEDA TAKAYUKI  
IWASAKI ATSUSHI**(54) DATA TRANSMISSION SYSTEM AND DATA TRANSMISSION METHOD****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To send voice data and texts data or the like for contact use between users together with voice and video data via an ATM communication channel or the like.

**SOLUTION:** The user for a data transmitter of one side enters contact use character data or the like to a personal computer 156. The inputted character data are multiplexed into a prescribed transmission packet together with sound and video data outputted from a VTR 140 and the multiplexed packets are sent to other data transmitter via an ATM communication channel 2. The other data transmitter separates character data from the received packets and the character data are displayed on a monitor 160 of the personal computer 156. The users of both the data transmitters send/receive character data or the like mutually for an arrangement contact or the like.

**LEGAL STATUS**

[Date of request for examination]

24.06.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H04L 12/28		9466-5K	H04L 11/20	E
H04Q 3/00			H04Q 3/00	

審査請求 未請求 請求項の数2 OL (全16頁)

(21)出願番号	特願平7-180464	(71)出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22)出願日	平成7年(1995)7月17日	(72)発明者	松村 洋一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72)発明者	窪田 達也 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72)発明者	竹田 孝之 東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(74)代理人	弁理士 佐藤 隆久

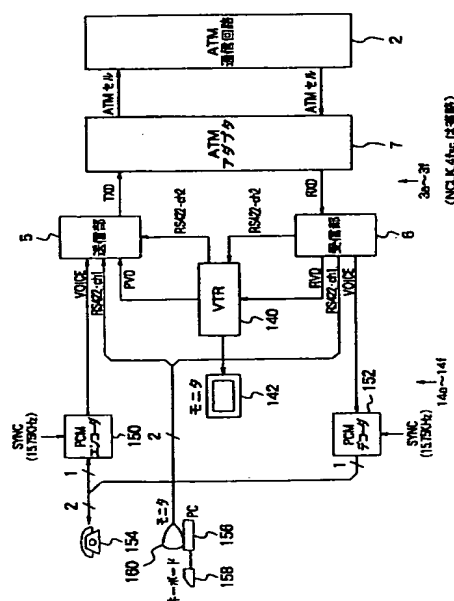
最終頁に続く

(54)【発明の名称】 データ伝送システムおよびデータ伝送方法

## (57)【要約】

【目的】 ATM通信回線等を介して音声・映像データとともに、利用者間の連絡用の音声データおよびテキストデータ等を伝送する。

【構成】 一方のデータ伝送装置の利用者は、パーソナルコンピュータ156に連絡用の文字データ等を入力する。入力された文字データは、VTR装置140から出力される音声・映像データとともに所定の伝送パケットに多重化され、ATM通信回線2を介して他方のデータ伝送装置に伝送される。他方のデータ伝送装置において、文字データは伝送パケットから分離され、パーソナルコンピュータ156のモニタ装置160に表示される。このように、双方のデータ伝送装置の利用者は、打合せ等の連絡のために相互に文字データ等を送受信する。



## 【特許請求の範囲】

【請求項1】複数のデータ伝送装置が非同期伝送モード（ATM）方式等の通信回線を介して接続され、これらのデータ伝送装置の間で所定の音声・映像データを前記通信回線を介して伝送するデータ伝送システムであって、

前記データ伝送装置はそれぞれ、

所定の連絡用データを受け入れて送出し、受け入れたデータを表示するデータ端末と、

前記データ端末が送出した前記連絡用データと前記音声・映像データとを、所定の伝送パケットに多重化する多重化手段と、

前記伝送パケットに多重化された前記連絡用データと前記音声・映像データとを、前記通信回線を介して通信相手の前記データ伝送装置に対して伝送する伝送手段と、前記通信回線を介して通信相手の前記データ伝送手段から伝送されてきた前記伝送パケットから、前記音声・映像データと前記連絡用データとを分離して前記データ端末に受け入れさせる分離手段とを有するデータ伝送システム。

【請求項2】所定のトランスポートパケットのそれぞれ所定の位置に少なくとも、音声・映像データ等の伝送の対象となる伝送データと、ノード間の連絡に用いられる連絡用データとを多重化し、

これらのデータを多重化したトランスポートパケットを、ATM通信回線を介して伝送するデータ伝送方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、ATM通信回線等を介して音声・映像データ等を伝送するとともに、音声通話機能およびデータ通信機能を利用者に提供するデータ伝送システムおよびデータ伝送方法に関する。

## 【0002】

【従来の技術】最近、高速デジタルデータ伝送方式として非同期伝送モード（ATM）方式が実用化されている。

## 【0003】

【発明が解決しようとする課題】ATM通信回線を用いて音声・映像データ等（伝送データ）を伝送するとともに、併せて、送信側と受信側との間の連絡のために、音声通話およびデータ通信を行いたいという要望がある。このような要望に対処するためには、伝送データの伝送する通信回線と、音声通話およびデータ通信のための通信回線とを別に用いる方法がある。しかしながら、この方法によると、複数の通信回線が必要となり、従って、遠距離間の伝送を行う場合に通信費用がかさむ等の問題がある。

【0004】本発明は、上述した従来技術の問題点に鑑みてなされたものであり、ATM通信回線等を介して伝送データの伝送を行うとともに、利用者に音声通話機能

およびデータ通信機能を提供することができるデータ伝送システムおよびデータ伝送装置を提供することを目的とする。また、本発明は、伝送データの伝送と併せて連絡用に音声通話およびデータ通信を行っても、複数の通信回線を必要とせず、通信費用もかさまないデータ伝送システムおよびデータ伝送装置を提供することを目的とする。

## 【0005】

【課題を解決するための手段】上記目的を達成するために本発明に係るデータ伝送システムは、複数のデータ伝送装置が非同期伝送モード（ATM）方式等の通信回線を介して接続され、これらのデータ伝送装置の間で所定の音声・映像データを前記通信回線を介して伝送するデータ伝送システムであって、前記データ伝送装置はそれぞれ、所定の連絡用データを受け入れて送出し、受け入れたデータを表示するデータ端末と、前記データ端末が送出した前記連絡用データと前記音声・映像データとを、所定の伝送パケットに多重化する多重化手段と、前記伝送パケットに多重化された前記連絡用データと前記音声・映像データとを、前記通信回線を介して通信相手の前記データ伝送装置に対して伝送する伝送手段と、前記通信回線を介して通信相手の前記データ伝送手段から伝送されてきた前記伝送パケットから、前記音声・映像データと前記連絡用データとを分離して前記データ端末に受け入れさせる分離手段とを有する。

【0006】また、本発明に係るデータ伝送装置は、所定のトランスポートパケットのそれぞれ所定の位置に少なくとも、音声・映像データ等の伝送の対象となる伝送データと、ノード間の連絡に用いられる連絡用データとを多重化し、これらのデータを多重化したトランスポートパケットを、ATM通信回線を介して伝送する。

## 【0007】

【作用】本発明に係るデータ伝送システムは、例えば、複数のデータ伝送装置がATM通信回線を介して接続され、これらデータ伝送装置の間で音声・映像データを伝送するとともに、これらのデータ伝送装置の利用者に通話機能およびデータ通信機能等を提供する。

【0008】データ伝送装置のそれぞれにおいて、データ端末は、例えば計算機であって、音声データおよびテキストデータ等、伝送装置それぞれの利用者の間の連絡のために用いられる連絡用データを受け入れて送出し、また、入力された連絡用データを出力あるいは表示する。多重化手段は、利用者がデータ端末に対して入力し、データ端末が送出した連絡用データおよび音声・映像データを、所定の伝送パケットに多重化する。

【0009】伝送手段は、伝送パケットに多重化された連絡用データと音声・映像データとを、ATM通信回線を介して通信相手のデータ伝送装置に対して伝送する。分離手段は、ATM通信回線を介して通信相手のデータ伝送手段からATMセルのペイロード部に格納されて伝

送されてきた伝送パケットを受信し、受信した伝送パケットから音声・映像データおよび連絡用データを分離する。分離された連絡用データは、データ端末に供給され、データ端末により表示される。

【0010】

【実施例1】以下、本発明の第1の実施例を説明する。

図1は、本発明に係るデータ伝送システム1の構成を示す図である。図1に示すように、データ伝送システム1は、それぞれ音声・映像処理機器14a~14fが接続されたデータ伝送装置3a~3fが、データ伝送装置3a~3fに対してAAL1プロトコルの伝送路を提供するATM通信回線2を介して相互に接続されて構成される。なお、ATM通信回線2のプロトコルとしては、AAL1プロトコルの他に、同期データを有するAAL5プロトコル等の使用も将来的に考えられる。データ伝送装置3a~3fは相互に、ATM通信回線2を介して所定の伝送データ、例えば、番組あるいは中継用の音声・映像データを伝送する。

【0011】なお、ATM通信回線2からデータ伝送装置3a~3fにそれぞれ供給される155.52MHzのクロックを8分周し、ATMセルを8ビットパラレルデータとして処理する際に用いられる回線クロックNCLKの周波数は19.44MHz(155.52/8)である。一方、SDI方式で伝送を行う際にデータ伝送装置3a~3fにおいて用いられる内部クロック4f<sub>sc</sub>は約14.3MHzである。それぞれ正確な場合には、これらのクロックの周波数は整数比(NCLK:4f<sub>sc</sub>=1188:875)の関係になる。

【0012】VTR14a~14fは、内部クロック4f<sub>sc</sub>に同期してD2規格のデジタル音声・映像データを記録・再生し、SDI方式、または、SDDI方式を改良したSDDI方式(以下、単にSDI方式と記す)により143Mbpsシリアル形式でデータ伝送装置3a~3fそれぞれに対して出力する。

【0013】図2は、図1に示したデータ伝送装置3a~3fがATM通信回線2を介して相互に伝送する伝送パケット(SSCU-PDUパケット、以下、「PDUパケット」と略称する)の構成を示す図である。なお、PDUパケットの左に付された数字は各データのバイト長を示し、PDUパケットの右に付された表は、対応する各データの内容を示す。

【0014】データ伝送システム1は、トランスポートパケットとして、図2に示したPDUパケットを用いる。PDUパケットにおいて、データTRSはFFh, 00h, 00hを内容とし、PDUパケットの先頭位置を示す。なお、データTRS、アンシラリデータ(ANC; Ancillary)領域とビデオデータ(VIDEO)領域とにおいて5バイト置きに挿入されるデータを除いて、PDUパケットに含まれるデータが00hまたはFFhの値をとることは禁止される。

【0015】このデータTRSを検出することにより、これ以降の各データがPDUパケットのデータであると識別することができる。従って、任意のデータ長のアンシラリデータ領域およびビデオデータ領域を有するPDUパケットを、ATMセルのペイロード部単位でなく処理することができる。

【0016】データRTS1, RTS2には、それぞれ外部クロックNCLKを1188周期の間の内部クロック4f<sub>sc</sub>の計数値から832を減じた6ビットの値をとる同期データRTSが入られる。但し、伝送パケットは内部クロック4f<sub>sc</sub>、910周期分の時間で伝送されるため、1つの伝送パケットを伝送する間に2つの計数値が出現する可能性がある。データRTS1, RTS2の2つの領域を確保したのは、このような場合に対応するためである。この同期データRTSを用いる同期確立の方法としては、SRTS法等が知られている。

【0017】データRTS1, RTS2は、受信側のデータ伝送装置3(以下、データ伝送装置3a~3f等のいずれかを特定せずに示す場合には、データ伝送装置3等と記す)において網同期の確立等に用いられる。なお、データRTS1, RTS2の第6ビットには有効ビットV(Valid)が入り、有効ビットVの内容は、例えば、これらのデータが有効である場合には論理値1になり、有効でない場合には論理値0となる。さらに、データの値が00h, FFhとなることを避けるために、有効ビットVの論理反転値が第7ビットとして付加される。

【0018】データLNID(Line Number ID)は、同じPDUパケット内のアンシラリデータ領域およびビデオデータ領域にそれぞれ含まれる伝送データの音声・映像データの識別のために用いられ、第0~第2ビットが音声・映像データが含まれるフィールドを示すフィールド番号(FN; Field Number)を示し、0~31の値をとる第3~第7ビットが音声・映像データが含まれるラインを示すライン番号(LN; Line Number)を示す。

【0019】データLN1は、1~525の範囲の値をとり、データLNID1とともに、2フィールドの範囲内での音声・映像データの識別のために用いられる。データLN1の第1バイトおよび第2バイト第0~第4ビットには、それぞれ数値の第0~第4ビットおよび第5~第9ビットが入り、それぞれの第5ビットには、データRTS1, RTS2の有効ビットVと同じ理由から第4ビットの論理反転値が入る。

【0020】データLNID2, LN2は、受信側のデータ伝送装置3が伝送されてきた伝送データを処理する時刻が決められている場合、例えば、受信した伝送データを実時間的に放送中の番組に用いる場合に、送信側のデータ伝送装置3が、ATM通信回線2等において伝送データ(伝送パケット)に生じる伝送遅延時間の補償を行う場合に用いられる。

【0021】つまり、データLNID2、LN2は、同じPDUパケットに含まれる音声・映像データが、送信側のテレビジョン放送局等の中において伝送遅延時間の補償のために、音声・映像処理機器14が何ライン分早めて伝送データを再生し、データ伝送装置3がこの伝送データを送信したかを示す。なお、データLNID2、LN2それぞれの内容の詳細は、それぞれ上述のデータLNID1、LN1と同じである。

【0022】なお、データLNID2、LN2を参照することにより、受信側の伝送装置3は、アンシラリデータ領域およびビデオデータ領域に含まれる音声・映像データでシャフリング方法等を識別することができる。つまり、音声・映像データの内、映像に係るデータの部分のシャフリングブロック(23ラインごと等)をデータLNID2、LN2から判別し、このシャフリングブロックごとにデシャフリングを行う。

【0023】データFlagは、第0～第3ビットにアンシラリデータ部およびビデオデータ部のデータ量を示すパケットテーブル(PT; Packet Table)データが入る。第4～第7ビットにはビットsb0～sb3が入る。このビットsb0～sb3は、エンコーダ側のシャフリングの方式を伝えるために用いられる。

【0024】データRS422-ch1、RS422-ch2は、例えば、送信側および受信側のデータ伝送装置3にそれぞれ接続された音声・映像処理機器14の間のRS422を用いた制御用のデータ等の伝送に用いられる。データRS422-ch1、RS422-ch2の第0～第3ビットには、それぞれ伝送されるデータの上位4ビットまたは下位4ビットのいずれかが入り、第4ビットには、第0～第3ビットに入っているデータが上位4ビットである場合に1となり、下位4ビットである場合に0となるビットUL(Upper/Lower)が入る。データRTS1、RTS2の有効ビットVと同じ理由により、第5ビットには第4ビットの論理反転値が入る。さらに、第6ビットには、データRS422-ch1、RS422-ch2がそれぞれ有効であるか否かを示す有効ビットVが付加される。

【0025】データVOICEには、連絡用等に用いられる音声データが入る。音声データは、例えば、一般的な電話通信に用いられるPCM符号化装置のサンプリング周波数にほぼ等しいサンプリング周波数でサンプリングでき、しかも、タイミング的にPDUパケットに入れやすいように、映像信号の水平同期信号(15.75KHz)2周期に1つづつ8ビットずつ生成される。従って、1つの音声データは、水平同期信号の周期ごとに1つ生成されるPDUパケット2つにわたって伝送されることになる。なお、図2に示した場合においては、データVOICEの第0～第3ビットには、音声データの上位4ビットまたは下位4ビットが入れられる。

【0026】さらに、第4ビットには、データRS42

2-ch1、RS422-ch2と同様に、第0～第3ビットのデータが上位4ビットであるか下位4ビットであるかを示すビットULが入れられ、第5ビットには、データRTS1、RTS2の有効ビットVと同じ理由により第4ビットの論理反転値が入れられ、さらに、音声データが有効であるか否かを示す有効ビットVが付加される。

【0027】さらに、第6および第7ビットには、データ伝送装置3の内部回路、および、ATM通信回線2がPDUパケットに与える遅延時間を測定するために用いられるビット8F1、8F2(8Fは、8Frameの略)が入る。なお、データLNID2、LN2に入れられるデータは、これらのビット8F1、8F2を用いて測定された遅延時間に基づいて算出される。

【0028】予備データは、他の用途が生じた場合のために予備として空けられた領域であるが、データRTS1、RTS2と同様に、値が00h、FFhのいずれともならないように、第7ビットには第6ビットの論理反転値が入れられる。データCRCC1、CRCC2、CRCC3には、それぞれ先行するデータ領域の誤り訂正符号が入れられる。なお、データRTS1、RTS2と同様に、値が00h、FFhのいずれともならないように、第7ビットには第6ビットの論理反転値が入れられる。なお、データTRS～予備データは、アンシラリデータ領域およびビデオデータ領域に比べて非常に小さいデータ量であるため、データ伝送のスループットに影響を与えることはない。

【0029】アンシラリデータ領域のワード長は、例えば69ワードであって、D2方式の音声・映像データのライン単位それぞれに対応し、ワード幅が変換されたAES/EBUデータが入れられる。例えば、55ワードのAES/EBUデータを8ビットに変換した場合、変換の結果得られる8ビットパラレルデータは68ビットと6ビットとなる。

【0030】このような場合には、上記の残りの2ビットには、禁止コード(00h、FFh)が発生することを防ぐために、2ビットの値01または10が入れられる。入れられた01または10は、受信側のデータ伝送装置3においてPDUパケットが再生される際に破棄される。なお、この領域において、AES/EBUデータはPDUパケットの前方に下位ワード、後方に上位ワードの順となる。

【0031】ビデオデータ領域には、SDI方式に適合した1ワード10ビットのワード幅から、ATM通信回線2に適合した1ワード8ビットの映像データの内、主に映像に係るデータがD2方式の映像データのライン単位に入れられる。なお、映像データは、PDUパケットの前方に下位バイト、後方に上位バイトの順となる。

【0032】なお、PDUパケットのアンシラリデータ領域およびビデオデータ領域は可変長であり、これらの

領域が有効なデータを含まない場合もある。また、データRS422-ch1, VOICE等は、有効ビットVを有するので、例えば、データVOICEの有効データVのみが1で、他のデータの有効データVが0である場合には、データVOICEのみが有効であり、他のデータは全て無効であることを意味する。

【0033】以下、PDUパケットのアンシラリデータ領域およびビデオデータ領域に多重化される伝送データと、音声・映像処理機器14に入力または出力されるD\*

$$16 \times 8 \text{ビット} \times 525 \text{ライン} \times 29.97 \text{フレーム} \\ = 2 \text{Mbps}$$

【0035】また、525ライン・28.97フレーム/秒のシステムにおいては、1ラインに含まれる画素数は910、1画素当たりのデータは10ビットであるため、そのデータレートは下式に示すように143Mbps※

$$910 \text{画素} \times 10 \text{ビット} \times 525 \text{ライン} \times 29.97 \text{フレーム} \\ = 143 \text{Mbps}$$

【0037】ただし、図3に示すように、D2方式の音声・映像データには不要な部分があり、図3において斜線で示すアンシラリデータ（音声データ）、ビデオデータ（映像データ）およびヘッダデータのみが受信側において音声再生および映像再生のために必要となる。図3★

$$21 \times 10 \text{ビット} \times 12 \text{ライン} \times 29.97 \text{フレーム} \times 2 \\ = 0.15 \text{Mbps}$$

【0039】

$$376 \times 10 \text{ビット} \times 6 \text{ライン} \times 29.97 \text{フレーム} \times 2 \\ = 1.3 \text{Mbps}$$

【0040】

$$55 \times 10 \text{ビット} \times 254 \text{ライン} \times 29.97 \text{フレーム} \times 2 \\ = 8.4 \text{Mbps}$$

【0041】

$$768 \times 8 \text{ビット} \times (254 + 253) \text{ライン} \times 29.97 \text{フレーム} \\ = 93.3 \text{Mbps}$$

【0042】

【数7】ビデオデータ部およびアンシラリデータ部の1※

$$a + b + c + d \\ = 0.15 + 1.3 + 8.4 + 93.3 \\ = 103.2 \text{Mbps}$$

【0043】さらに、ヘッダデータを加えると、下式のようにアンシラリデータ、ビデオデータおよびヘッダデータのデータレートは105.2Mbpsとなる。★

$$2 + 103.2 = 105.2 \text{Mbps}$$

【0045】このように、PDUパケットのアンシラリ領域およびビデオデータには、ライン単位にD2方式の音声・映像データ（全143Mbps）の内、不要な部分を除いた105.2Mbps分のデータが多重化される。このように、不要部分を除いたために伝送データの量が減少し、この結果、D2方式の音声・映像データ（伝送データ）をAAL1プロトコルに適合させることができる。

\* 2方式の音声・映像データとの関係を説明する。図3は、D2方式の音声・映像データの構成を説明する図である。525ライン・29.97フレーム/秒のシステムに対応するD2方式のヘッダデータのデータ量は、水平同期期間（1ライン）ごとに16ワード×8ビットなので、そのデータレートは下式に示すように2Mbpsとなる。

【0034】

【数1】

$$16 \times 8 \text{ワード} \times 29.97 \text{フレーム} \\ = 2 \text{Mbps}$$

(1)

※sとなる。

【0036】

【数2】

★に示すアンシラリデータ、ビデオデータおよびヘッダデータのデータレートは、下式の通りとなる。

【0038】

【数3】アンシラリデータ部の1秒あたりのデータ量a

☆☆【数4】アンシラリデータ部の1秒あたりのデータ量b

◆◆【数5】アンシラリデータ部の1秒あたりのデータ量c

\* \* 【数6】ビデオデータ部の1秒あたりのデータ量d

※秒あたりの全データ量e

★【0044】

【数8】

【0046】また、音声・映像データには、図3に示すように周期性があるため、送信側においても、受信側においてもライン単位で一定の処理方法でPDUパケットに多重化することができる。従って、ハードウェア構成が簡単で済む。以上述べたPDUパケットに伝送データと、RTSデータ等の他のデータとを多重化して伝送を行うことにより、単に伝送データを伝送するだけでなく、併せて、受信側における伝送データの処理に有益な

データをも伝送することができる。

【0047】なお、第1の実施例に示した他、本発明に係るデータ伝送システム1は、データ伝送装置3の数を増減し、あるいは、PDUパケットに多重化するデータの種類の数をさらに増やすように構成する等、種々の構成をとることができる。

【0048】

【実施例2】以下、本発明の第2の実施例として、受信側から送信側の音声・映像処理機器を操作して音声・映像データ（伝送データ）を発生させ、ATM通信回線2を介して受け取る場合の動作を説明する。図4は、図1に示したデータ伝送装置3aの構成例を示す図である。図5は、図1に示したデータ伝送装置3bの構成例を示す図である。図4および図5にそれぞれ示すように、データ伝送装置3a、3bは、送信部5、受信部6、ATMアダプタ7および音声・映像処理機器14a、14bから構成される。

【0049】また、データ伝送装置3aに接続される音声・映像処理機器14aは、VTR装置140、D2方式のVTR用モニタ装置142、編集装置（エディタ）144およびエディタ用モニタ装置146から構成される。また、データ伝送装置3bに接続される音声・映像処理機器14bは、例えば、D2方式のVTR装置である（以下、音声・映像処理機器14bをVTR装置14bと記す）。ATMアダプタ7は、例えばATM方式のAAL1プロトコル用のアダプタであって、データ伝送装置3a、3bの送信部5から入力されるPDUパケット（図2）をATMセルのペイロード部に載せてATM通信回線2に対して送信し、ATM通信回線2から受信したATMセルのペイロード部からPDUパケットを分離し、データ伝送装置3a、3bの受信部6に対して出力する。

【0050】データ伝送装置3a側において、VTR装置140および編集装置144は、データ伝送装置3bに接続されたVTR装置14bを操作するための制御データRS422を発生し、それぞれ、音声・映像データを記録および編集する。なお、VTR装置140等が発生した制御データRS422は、図2に示したPDUパケットのデータRS422-ch1、RS422-ch2に多重化される。また、図4に示すように、VTR装置140が生成した制御データRS422は、編集装置144にも入力され、所定の制御に用いられる。

【0051】また、VTR装置140から編集装置144に入力される制御データRS422は、VTRの再生や、ある時刻からの録画、早送りおよび同期源の選択（入力される音声・映像信号に同期させるか、あるいは、ハウスクロックに同期させるか等）等に用いられる。VTR用モニタ装置142およびエディタ用モニタ装置146は、それぞれVTR装置140が再生した音声・映像データを表示する。

【0052】図6は、図4に示した送信部5の構成を示す図である。図6に示すように、送信部5は、クロック発生装置12、RTS生成装置16、送信装置（TX）18および遅延処理回路22から構成される。

【0053】クロック発生装置12は、例えば水晶発振器等を用いて送信部5において用いられる14.3MHzの内部クロック $4f_{sc}$ および、水平同期信号および垂直同期信号等に対応する同期信号SYNCを生成し、VTR14、RTS生成装置16および送信装置18に供給する。VTR14は、内部クロック $4f_{sc}$ に同期してD2規格のデジタル音声・映像データを記録・再生し、SDI方式またはSDDI方式（以下、単にSDI方式と記す）により143Mbpsシリアル形式で送信装置18に対して出力する。

【0054】RTS生成装置16は、ATM通信回線2から供給される回線クロックNCLKの周波数に対する内部クロック $4f_{sc}$ の周波数の実際の整数比を示し、送信部5、30との間の同期確立に用いられる同期データRTS（Residual Time Stamp）を生成する。遅延処理回路22は、受信部6から入力されたビット8F1、8F2に基づいて遅延時間測定処理を行う。

【0055】図7は、図6に示した送信装置18の構成を示す図である。図7に示すように、送信装置18は、AAL1プロトコルに従ってATM通信回線2と接続されており、内部クロック $4f_{sc}$ に同期して動作する第1のブロック180および回線クロックNCLKに同期して動作する第2のブロック210から構成される。

【0056】第1のブロック180は、シリアル/パラレル変換回路（S/P回路）182、第1のスイッチ回路（SW1）184、第2のスイッチ回路（SW2）186、ラウンディング回路188、シャプリング回路190、第1のFIFO回路192、ワード幅変換回路（10→8）194、第2のFIFO回路196、タイミング発生回路a200、タイミング発生回路b202、コントロール回路204および基準信号発生回路206から構成される。第2のブロック210は、多重化回路（MUX）212、第3のFIFO回路214、コントロール回路216およびタイミング発生回路c218から構成される。

【0057】第1のブロック180において、タイミング発生回路a200は、他のデータ伝送装置3a～3fからデータが送信されていない場合（デフォルト）の値のデータRTSに基づいた動作タイミングで、ブラックバーストに対応する映像データ（ブラックバーストデータ）を発生する。基準信号発生回路206は、第1のブロック180外部の回路であって、タイミング発生回路a200と同様にブラックバーストデータを発生し、スイッチ回路184の端子aに対して出力する。

【0058】S/P回路182は、音声・映像処理機器14から入力された、1ビットシリアル形式のSDI方

式の送信データを10ビットパラレル形式に変換してスイッチ回路184の端子bに対して出力する。スイッチ回路184は、送信部5がデータを送信する場合には端子b側を選択してS/P回路182の出力データを、これ以外の場合には端子a側を選択して基準信号発生回路206から出力されるブラックバーストデータをスイッチ回路186に対して出力する。

【0059】スイッチ回路186は、スイッチ回路184が選択したS/P回路182の出力データ(送信データ)の内、図3に示したD2方式の音声・映像データの内、ビデオデータ部分を選択してラウンディング回路188に対して出力し、アンシラリデータ部を選択してワード幅変換回路194に対して出力する。ラウンディング回路188は、図3に示したビデオデータ部に対応するデータ(映像データ)を8ビットパラレル形式のデータに変換して(丸め(ラウンディング)して)、シャフリング回路190に対して出力する。なお、図3に示したヘッダデータは、コントロール回路204が取り扱う。

【0060】シャフリング回路190は、ラウンディング回路188から入力された8ビットパラレル信号を、ATM通信回線2においてデータ誤りが生じた場合に補間しやすい順番に並び換え、FIFO回路192に対して出力する。ワード幅変換回路194は、図3に示したスイッチ回路186から入力されたアンシラリデータ部に対応するデータ(音声データ)を8ビットパラレル形式に変換し、FIFO回路196に対して出力する。

【0061】FIFO回路192, 194は、それぞれ内部クロック $4f_{sc}$ に同期してデータを読み込み、回線クロック $4f_{sc}$ に同期して順次、データを出力し、第1のブロック180から第2のブロック210にデータを受け渡す。コントロール回路204, 216は、それぞれFIFO回路192, 194においてデータが書き込まれるアドレスと読み出されるアドレスと監視し、これらのアドレスの制御を行う。さらに、第1のブロック180は、ビット8F1, 8F2等に基づいて、データLN1, LNID1, LN2, LNID2およびデータFlag(図2)を生成し、第2のブロック210に対して出力する。

【0062】第2のブロック210において、タイミング発生回路c218は、回線クロックNCLKに基づいて、ブロック210の動作タイミングを制御する。多重化回路212には、検査信号印加回路16からデータRTSが入力され、第1のブロック180からデータデータLN1, LNID1, LN2, LNID2, Flagが入力される。また、多重化回路212には、データ伝送装置3a側においてはVTR装置140、編集装置144から、データ伝送装置3b側においてはVTR装置14bから制御データRS422が入力される。この制御データRS422は、VTR装置の制御に用いられ

る。

【0063】多重化回路212は、これらのデータ、FIFO回路192, 194から入力される音声データおよび映像データ、および、制御データRS422(RS422-ch1, RS422-ch2)を多重化する。これらのデータが多重化された後のデータはCRCC付加回路213に対して出力される。

【0064】CRCC付加回路213は、各データCRCCを算出して付加してFIFO回路214に対して出力する。FIFO回路214は、多重化回路212の出力データをバッファリングして送信データTXDとしてATM通信回線2に対して出力する。なお、図中に示すように、FIFO回路214の出力データには、さらに遅延処理回路22からのビット8F1, 8F2が付加され、送信データTXDとなる。

【0065】図8は、図4に示した受信部6の構成を示す図である。図8に示すように、受信部6は、受信装置(RX)32、VTR34、クロック制御装置36およびクロック発生装置38から構成され、送信側のデータ伝送装置3から伝送されてきたPDUパケットを受信し、同期データRTSおよび回線クロックNCLKに基づいて、送信側のデータ伝送装置3の内部クロック $4f_{sc}$ に同期した内部クロック $4f_{sc}$ を再生し、PDUパケットから音声・映像データを分離して記録する。

【0066】図9は、図8に示した受信装置32の構成を示す図である。図9に示すように、受信装置32は、ATM通信回線2とAAL1プロトコルに従って接続されており、回線クロックNCLKに同期して動作する第1のブロック320および内部クロック $4f_{sc}$ に同期して動作する第2のブロック350から構成される。受信装置32は、ATM通信回線2から受信したPDUパケットから各データおよび音声・映像データを分離し、分離したデータの内、伝送データを受信データRVDとして音声・映像処理機器14に対して出力し、ビット8F1, 8F2を遅延処理回路22に対して出力する。

【0067】第1のブロック320は、入力データ制御回路322、第1のレジスタ回路324、CRCC計算回路326、加算回路328a, 328b、第1のメモリ回路330、第2のメモリ回路332、第2のレジスタ回路334、第3のレジスタ回路336、コントロール回路338およびタイミング発生回路d340から構成される。

【0068】第2のブロック350は、出力データ制御回路352、第4のレジスタ354、第1の基準信号発生回路356、デシャフリング回路358、コンシール回路360、第1のエラー訂正回路362、FIFO回路364、第2のエラー訂正回路366、スイッチ回路368、タイミング発生回路e370、第2の基準信号発生回路372、スイッチ回路374、パラレル/シリアル変換回路(P/S回路)376およびコントロール



回路378から構成される。

【0069】受信装置32がATM通信回線2から受信したATMセルのペイロード部に格納されていたPDUパケットは、入力データ制御回路322、第1のレジスタ回路324およびCRCC計算回路326に入力される。第1のレジスタ回路324は、受信した8ビットパラレル形式のPDUパケットを、64ビットパラレル形式に変換する。CRCC計算回路326は、PDUパケットに含まれる各データCRCC(図2)に係る計算処理を行い、計算結果を加算回路328aに対して出力する。なお、CRCC計算回路326は、伝送データ $X^n + X^{n-1} + X^{n-2} + \dots + X + 1$ を、 $G(X) = X^{14} + X^2 + X + 1$ で除算し、この余りが0以外の場合にエラーを検出し、計算結果を論理値1にして出力する。

【0070】入力データ制御回路322は、入力されたPDUパケットに含まれる各データに基づいて、ライトフラグデータ(a; 全ビットが論理値0の8ビットパラレルデータであって、各ビットがPDUパケットの1バイトに対応する)を生成し、加算回路328bに対して出力する。加算回路328bは、第1のレジスタ回路324の出力データにライトフラグデータを付加して72ビット幅にして出力する。

【0071】また、入力データ制御回路322は、9ビット×8ワード構成のリードフラグデータ(b)を生成する。入力データ制御回路322は、リードフラグデータを読み込んだ後、パリティビットのみを論理値1、他のビットを全て論理値0にして、ライン数(525)×PDUパケットのパケット長×9ビットのアドレス空間を有するメモリ回路332に書き込む。このように入力データ制御回路322がリードフラグデータのビット操作を行うのは、読み出したデータのリードフラグデータが論理値1の場合に、必要とするデータが到着しなかったと判断するためである。なお、読み出す前に書き込まれていれば、リードフラグデータは論理値0になる。

【0072】レジスタ回路334は、受信データ8ビットと受信データに対応するフラグデータ1ビットとの計9ビットのデータを8個まとめて72ビットのデータとしてメモリ回路332から回線クロックNCLKに同期して読み出し、内部クロック4f<sub>sc</sub>に同期してレジスタ354に対して出力する。

【0073】また、入力データ制御回路322は、加算回路328aにライトフラグデータを出力する(c)。加算回路328aは、CRCC計算回路326の計算結果にライトフラグデータを付加し、入力データ制御回路322に返す。入力データ制御回路322は、このライトフラグデータを付加した計算結果をメモリ回路330に記憶する(d)。

【0074】レジスタ回路336は、メモリ回路332に記憶されている加算回路328aの加算結果を回線クロックNCLKに同期して読み出して、内部クロック4

f<sub>sc</sub>に同期して出力する。コントロール回路338、378は、送信装置18のコントロール回路204、216(図7)と同様に、レジスタ回路334、336の書き込みアドレスと読み出しアドレスとを管理する。

【0075】第2のブロック350において、タイミング発生回路e370は、内部クロック4f<sub>sc</sub>に基づいて、第2のブロック350の各部分の動作タイミングを制御する。基準信号発生回路372は、基準信号を生成して出力する。基準信号発生回路356は、基準信号を生成してスイッチ回路374の端子aに対して出力する。なお、基準信号発生回路372、356が発生する基準信号は、ビデオデータおよびアンシラリデータが入っており、再生した後に画面を黒色にする信号である。

【0076】レジスタ回路334から出力されたデータは、レジスタ354に入力される。一方、レジスタ回路336から出力されたデータは出力データ制御回路352に入力される。レジスタ回路354は、図3に示したアンシラリデータ部(図2に示したアンシラリ領域に多重化された音声データ)に対応するデータの各ワードを下位2ビットおよびそのパリティビットと(a)、上位8ビット(b)とそのパリティビットとに分解し、入力データ制御回路322に対して出力する。

【0077】出力データ制御回路352は、図3に示したビデオデータ部に対応するデータ(図2に示したビデオデータ領域に多重化された映像データ)とそのパリティとをデシャフリング回路358に対して出力し

(c)、図3に示したアンシラリデータ部に対応するデータ(図2に示したアンシラリデータ領域に多重化された音声データ)とそのパリティとをエラー訂正回路362に対して出力し(d)、図2に示したデータRS422-ch1、RS422-ch2、VOICE、RTSおよび予備データの部分のデータをエラー訂正回路366に対して出力する(e)。つまり、出力データ制御回路352は、PDUパケットから音声データおよび映像データと、データRS422-ch1等とを分離する分離回路としての役割も果たしている。

【0078】出力データ制御回路352は、この処理により、a; 8ビットデータ(1)+フラグデータ(2)、b; 2ビット(3)+フラグデータ(4)、レジスタ2の出力=CRCC1ビット+フラグデータ(6)の各データの内、(2)、(4)、(5)、(6)のいずれか1つが論理値1であった場合に、新たにフラグデータとして論理値1を出力する。つまり、出力データ制御回路352は、a; (受信データ8ビット+フラグデータ1ビット)の2ワード幅を、(アンシラリデータ10ビット+フラグデータ1ビット)にフラグ付きの変換を行っている。

【0079】デシャフリング回路358は、入力されたデータに含まれるデータLNID2、LN2に基づい

10

20

30

40

50

て、図7に示したシャプリング回路190に対応する処理を行い、元の順番に戻し、コンシール回路360に対して出力する。コンシール回路360は、例えばデータ誤りが生じている画素のデータを、周囲の画素で補間等の方法によりデータの補間を行い、スイッチ回路374の端子bに対して出力する。

【0080】エラー訂正回路362は、入力されたエラー訂正回路362は、入力された音声データに対してエラー訂正を行い、FIFO回路364に対して出力する。FIFO回路364は、コンシール回路360から出力される映像データとエラー訂正回路362から出力されるエラー訂正回路362とのタイミングを合わせて、スイッチ回路374の端子cに対して出力する。

【0081】スイッチ回路374は、それぞれ端子aへcに入力された基準信号発生回路356からの基準信号、コンシール回路360の出力データおよびFIFO回路364の出力信号のいずれかを、SDI方式におけるD2方式の音声・映像データに適合する順番に選択し、P/S回路376に対して出力する。P/S回路376は、スイッチ回路374から入力されたデータをシリアル形式のデータに変換し、内部クロック4f<sub>sc</sub>に同期してVTR装置14に対して出力する。

【0082】エラー訂正回路366は、入力されたデータRS422-ch1等のデータに対して誤り訂正を行い、スイッチ回路368に対して出力する。スイッチ回路368は、エラー訂正されたデータを、それぞれデータRS422-ch1, RS422-ch2, VOICE, RTSおよび予備データに分離する。

【0083】なお、データ伝送装置3aにおいては、データRS422-ch1, RS422-ch2は、VTR装置140および編集装置144に対して出力される(図4; RS422)。また、データ伝送装置3bにおいては、データRS422-ch1, RS422-ch2は、VTR装置14bに対して出力される(図5; RS422)。

【0084】音声・映像処理機器14(図4, 図5)は、内部クロック4f<sub>sc</sub>に同期して、P/S変換回路330から入力された音声・映像データRVDを記録する。クロック発生装置38は、例えば水晶発振回路を有する電圧制御発振回路であって、クロック制御信号CCを介したクロック制御装置36の制御に応じた周波数の内部クロック4f<sub>sc</sub>を生成し、伝送装置30の各構成部分に供給する。

【0085】クロック制御装置36は、受信装置32から入力された同期データRTSに基づいてクロック制御信号CCを生成し、このクロック制御信号CCを介してクロック発生装置38が発生する内部クロック4f<sub>sc</sub>の周波数を制御し、伝送装置30の内部クロック4f<sub>sc</sub>を伝送装置10の内部クロック4f<sub>sc</sub>に同期させ、さらに、水平同期信号および垂直同期信号等に対応する同期

信号SYNCを発生して音声・映像処理機器14等に供給する。

【0086】以下、再び図1を参照して、データ伝送装置3a, 3b間でデータを伝送する場合を例に、第2の実施例において示した音声・映像処理機器14a, 14bを用いたデータ伝送システム1の動作を説明する。データ伝送装置3a側において、音声・映像処理機器14aのVTR装置140および編集装置144は、VTR装置14bを操作するための制御データRS422を発生する。

【0087】VTR装置140等が発生する制御データは、例えば、データ伝送装置3b側のVTR装置14bに、再生する音声・映像データを指定するデータ、および、早送り、早巻き戻し、ジョグシャトル再生等の再生方法を指定するデータ等である。データ伝送装置3aは、制御データRS422をPDUパケットのデータRS422-ch-1, RS422-ch-2に、音声・映像データ等をPDUパケットの他の位置に多重化し、ATMアダプタ7に対して出力する。ATMアダプタ7は、PDUパケットをATMセルのペイロード部分に載せて、ATM通信回線2を介してデータ伝送装置3bに対して伝送する。

【0088】ATMアダプタ7は、データ伝送装置3aから送られてきたATMセルのペイロード部を分離し、順次、データ伝送装置3bに対して出力する。データ伝送装置3bは、データ伝送装置3aから伝送されてきたPDUパケットのデータRS422-ch1, RS422-ch2から制御データを分離してVTR装置14bに対して出力する。

【0089】VTR装置14bは、制御データに従って、例えば、再生する音声・映像データの選択、早送り、早巻き戻し、通常の再生、あるいは、ジョグシャトル等の特殊再生を行い、D2方式の音声・映像データを発生し、データ伝送装置3bに対して出力する。データ伝送装置3bは、VTR装置14bから入力された音声・映像データを図2に示したPDUパケットに多重化し、ATM通信回線2を介してデータ伝送装置3aに対して伝送する。なお、VTR装置14bに、録画しながら録画した音声・映像データを別のヘッドを用いて再生する、いわゆるコンフィデンス再生を行わせるように制御してもよい。

【0090】データ伝送装置3aは、データ伝送装置3bから伝送されてきた音声・映像データを音声・映像処理機器14aに対して出力する。音声・映像処理機器14aのエディタ用モニタ装置146は、音声・映像データを表示し、VTR装置140は音声・映像データを記録し、あるいは、編集装置144は音声・映像データを編集者(図示せず)の操作に従って編集する。

【0091】以上説明したように、本発明に係るデータ伝送システム1によれば、1本のATM通信回線で、V

TR装置14bに再生させる音声・映像データの内容および再生方法を指定するとともに、再生させた音声・映像データを伝送させることができる。また、本発明に係るデータ伝送システム1によれば、VTR14のインターフェースとして、テレビジョン放送局等においてインフラストラクチャーとして広く用いられているSDI方式を用いることができるので、既存の設備をATM通信回線に容易に接続することができる。

【0092】なお、上記実施例に示した送信部5および受信部6の回路構成等は例示であり、同等の機能を実現可能な回路等に置き換えることも可能である。また、データ伝送装置3b接続される機器としてD2方式のVTR装置を例示したが、これに限らず、例えばSDI方式でデータを入出力する編集装置、中継装置あるいは伝送設備を接続するように構成してもよい。

【0093】また、図2に示したPDUパケットは例示であり、本発明は他の形式の伝送パケットを用いる伝送方式に適用することができる。また、本発明に係るデータ伝送システム1、送信部5および受信部6は、音声・映像データの他、これらのいずれかのデータ、あるいは、情報処理用のデータ等に適用することができる。

【0094】

【実施例3】以下、本発明の第2の実施例として、データ伝送システム1の任意のデータ伝送装置3a~3fの間で、音声およびテキストデータ等を用いて連絡を行う場合を説明する。図10は、第3の実施例における図1に示したデータ伝送装置3a~3fおよび音声・映像処理機器14a~14fの構成を示す図である。なお、図10において、図9に示した音声・映像処理機器14aの構成部分と同じ構成部分には同一の符号を付してある。

【0095】任意のデータ伝送装置3a~3fの間で、音声およびテキストデータ等を用いて連絡を行う場合には、音声・映像処理機器14a~14fは、図10に示す構成をとる。つまり、音声・映像処理機器14a~14fは、それぞれVTR装置140、VTR用モニタ装置142、PCMエンコーダ150、PCMデコーダ152、電話機154、パーソナルコンピュータ156、キーボード158およびパーソナルコンピュータ用のモニタ装置160から構成される。

【0096】電話機154は、マイクロフォンおよびスピーカ（受話器）を有し、マイクロフォンから入力されたアナログ音声信号をPCMエンコーダ150に対して出力し、PCMデコーダ152によりアナログ音声信号に変換されたデータVOICE（図2）をスピーカから出力する。PCMエンコーダ150は、クロック発生装置12が発生した同期信号SYNCに含まれる15.75KHzの水平同期信号の1/2のサンプリング周波数（7.875KHz）で電話機154から入力されたアナログ音声信号を8ビットPCM符号化し、データVO

ICEを生成して送信部5の送信装置18に対して出力する。

【0097】PCMデコーダ152は、受信部6の受信装置32から入力されるデータVOICEを、アナログ音声信号に変換して電話機154に対して出力する。パーソナルコンピュータ156は、送信部5および受信部6の端末装置として動作し、キーボード158から入力されたキャラクタデータ、パーソナルコンピュータ156に接続されているフロッピーディスクドライブ装置（FDD）、ハードディスク装置（HDD）、光磁気ディスク装置（MOD）およびマウス装置（いずれも図示せず）等から得られたテキストデータおよび画像データ等を送信部5に対してデータRS422-ch1として出力し、受信部6から入力されたキャラクタデータ、テキストデータおよび画像データ等をモニタ装置160に表示する。

【0098】以下、再び図1を参照して、データ伝送装置3a、3b間でデータを伝送する場合を例に、第3の実施例において示した音声・映像処理機器14a、14bを用いたデータ伝送システム1の動作を説明する。第2の実施例に示した場合と同様に、データ伝送装置3a側において、利用者は音声・映像処理機器14aを操作し、データ伝送装置3b側の音声・映像処理機器14bが再生する音声・映像データ（伝送データ）の指定および再生方法の指定等を行い、PDUパケットのデータRS422-ch2に多重化し、ATM通信回線2を介してデータ伝送装置3bに伝送する。

【0099】データ伝送装置3b側のVTR装置140は、指定された音声・映像データを、指定された再生方法で再生する。データ伝送装置3bは、VTR装置140が再生した音声・映像データをATM通信回線2を介してデータ伝送装置3aに対して伝送する。データ伝送装置3a側のVTR装置140は、伝送されてきた音声・映像データを記録し、VTR用モニタ装置142に表示する。

【0100】図10に示した音声・映像処理機器14a、14bは、第2の実施例において図9に示した音声・映像処理機器14a、14bと同様な動作に加え、さらに、以下の動作を行う。データ伝送装置3aの利用者は、VTR用モニタ装置142に表示された画像を見ながら、電話機154を用いてデータ伝送装置3bの利用者との間で通話を行う。

【0101】つまり、データ伝送装置3aの利用者が話した音声は、データ伝送装置3a側の電話機154を介してPCMエンコーダ150に入力され、63Kbps（7.875KHz×8ビット）の音声データに変換され、送信部5およびATMアダプタ7により、2つのPDUパケットに1サンプルの割合でデータVOICEとして多重化され、ATM通信回線2を介してデータ伝送装置3bに伝送される。

【0102】データ伝送装置3b側のATMアダプタ7を介して送信部5に入力されたデータVOICEは、データ伝送装置3b側のPCMデコーダ152によりアナログ音声データに変換され、データ伝送装置3bの利用者に対して出力される。以上説明したPCMエンコーダ150、PCMデコーダ152および電話機154に係る動作は、データ伝送装置3bからデータ伝送装置3aに対して音声データを伝送する場合も同様である。なお、以上に説明した電話機154間の通話機能は、データ伝送装置3a、3bの利用者の間で、例えば、両者の打合せ、および、データ伝送装置3b側のVTR装置140のテープの交換等の指示等に用いられる。

【0103】また、データ伝送装置3aの利用者は、キーボード158を介してパーソナルコンピュータ156にキャラクタデータを入力する。データ伝送装置3a側のパーソナルコンピュータ156に入力されたキャラクタデータは、PDUパケットのデータRS422-ch1に多重化され、ATM通信回線2を介してデータ伝送装置3bに伝送される。

【0104】データ伝送装置3bは、PDUパケットからデータRS422-ch1を分離し、パーソナルコンピュータ156に対して出力する。パーソナルコンピュータ156は、データ伝送装置3bから入力されたキャラクタデータをモニタ装置160に表示する。

【0105】なお、PCMエンコーダ150およびパーソナルコンピュータ156から常にデータが送信部5に入力されるとは限らないので、送信装置18の第1のブロック180(図7)はそれぞれのデータの有効ビットV(図2)の制御を行い、有効なデータが入力されているか否かを通信相手側の受信部6に通知する。通信相手側の受信部6は、有効ビットVがデータが有効であることを示す場合にのみPCMデコーダ152およびパーソナルコンピュータ156にデータを出力する等の処理を行う。

【0106】以上に説明したパーソナルコンピュータ156間のデータ通信に係る動作は、データ伝送装置3b側からデータ伝送装置3a側にキャラクタデータを伝送する場合、あるいは、これらの間でテキストデータおよび画像データ等を伝送する場合も同様である。なお、以上に説明したデータ通信機能は、電話機154の通話機能と同様に、3bの利用者の間の打合せ等に用いられる。

【0107】以上説明したように、本発明に係るデータ伝送システム1によれば、データ伝送装置3a側からデータ伝送装置3b側のVTR装置140を操作するだけでなく、これらの利用者に通話機能およびデータ通信機能を提供することができる。従って、音声・映像データの編集作業等の効率化を促進することができる。また、連絡用に別途、電話回線およびデータ通信用の通信回線を用意しなくて済むので、通信に係る経費を削減するこ

とができる。なお、以上述べたデータ伝送装置3a、3bの動作は、任意のデータ伝送装置3a~3fの間の通話機能およびデータ通信機能において同様である。

#### 【0108】

【発明の効果】以上説明したように本発明に係るデータ伝送装置およびデータ伝送方法によれば、ATM通信回線等を用いて伝送データの伝送を行うとともに、音声通話機能およびデータ通信機能を提供することができる。また、本発明に係るデータ伝送装置およびデータ伝送方法によれば、伝送データの伝送と併せて連絡用に音声通話およびデータ通信を行っても、複数の通信回線を必要とせず、通信費用もかさまない。

#### 【図面の簡単な説明】

【図1】第1の実施例における本発明に係るデータ伝送システムの構成を示す図である。

【図2】図1に示したデータ伝送装置がATM通信回線を介して相互に伝送する伝送パケット(PDUパケット)の構成を示す図である。

【図3】D2方式の音声・映像データの構成を説明する図である。

【図4】第2の実施例における、図1に示したデータ伝送装置(3a)および音声・映像処理機器(14a)の構成を示す図である。

【図5】図1に示したデータ伝送装置(3b)およびVTR装置(14b)の構成を示す図である。

【図6】図4に示した送信部の構成を示す図である。

【図7】図6に示した送信装置の構成を示す図である。

【図8】図4に示した受信部の構成を示す図である。

【図9】図8に示した受信装置の構成を示す図である。

【図10】第3の実施例における、図1に示したデータ伝送装置および音声・映像処理機器の構成を示す図である。

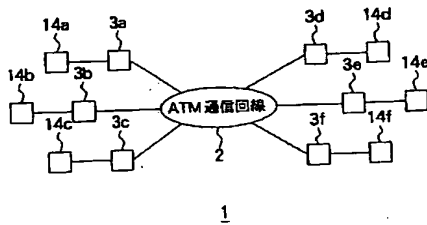
#### 【符号の説明】

1…データ伝送システム、2…ATM通信回線、3、3a~3f…データ伝送装置3、14、14a~14f…音声・映像処理機器(VTR装置)、140…VTR装置、142…VTR用モニタ装置、144…編集装置、146…エディタ用モニタ装置、150…PCMエンコーダ、152…PCMデコーダ、154…電話機、156…パーソナルコンピュータ、158…キーボード、160…モニタ装置、5…送信部、12…クロック発生装置、16…RTS生成装置、18…送信装置、180…第1のブロック、182…S/P回路、184…スイッチ回路、186…スイッチ回路、188…ラウンディング回路、190…シャフリング回路、192…FIFO回路、194…ワード幅変換回路、196…FIFO回路、200…タイミング発生回路a、202…タイミング発生回路b、204…コントロール回路、206…基準信号発生回路、210…第2のブロック、212…多重化回路、214…FIFO回路、216…コントロー

21

ル回路、218…タイミング発生回路c、22…遅延処理回路、6…受信部、7…ATMアダプタ、32…受信装置、320…第1のブロック、322…入力データ制御回路、324…レジスタ回路、326…CRCC計算回路、328…加算回路、330…メモリ回路、332…メモリ回路、334…レジスタ回路、336…レジスタ回路、338…コントロール回路、340…タイミング発生回路d、350…第2のブロック、352…出力

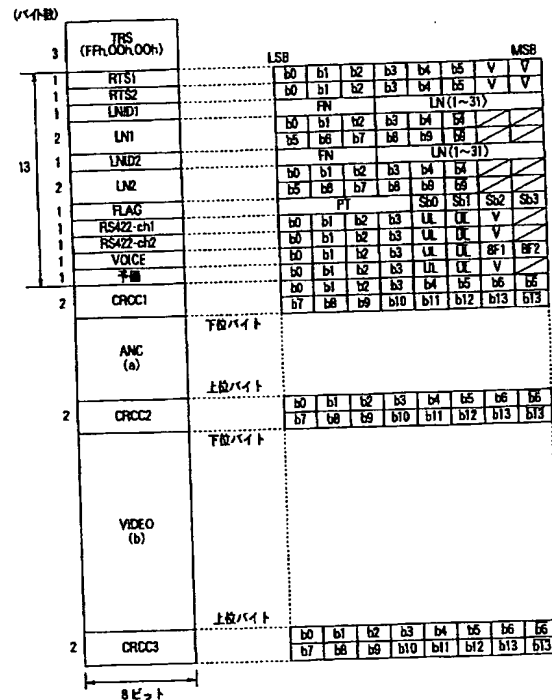
【図1】



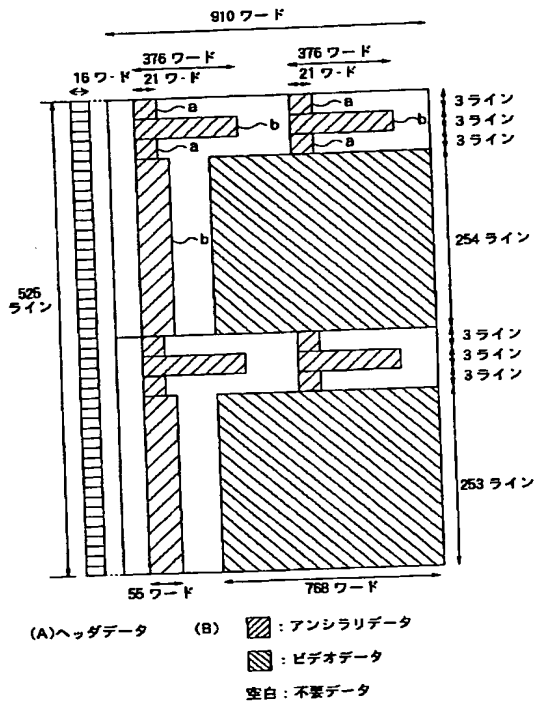
1

データ制御回路、354…レジスタ回路、356…基準信号発生回路、358…デシフリング回路、360…コンシール回路、362…エラー訂正回路、364…FIFO回路、366…エラー訂正回路、368…スイッチ回路、370…タイミング発生回路e、372…基準信号発生回路、374…スイッチ回路、376…P/S回路、378…コントロール回路、36…クロック制御装置、38…クロック発生装置

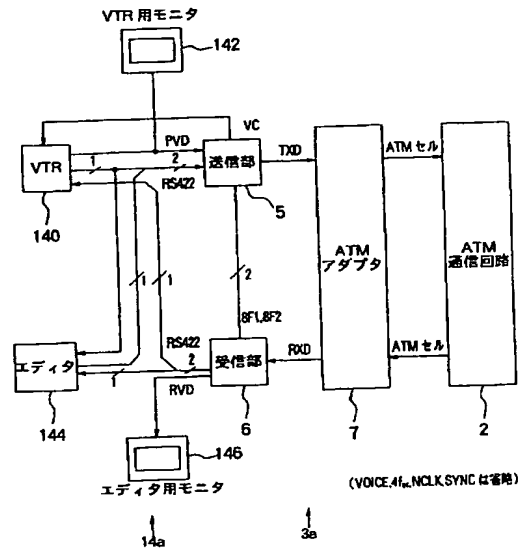
【図2】



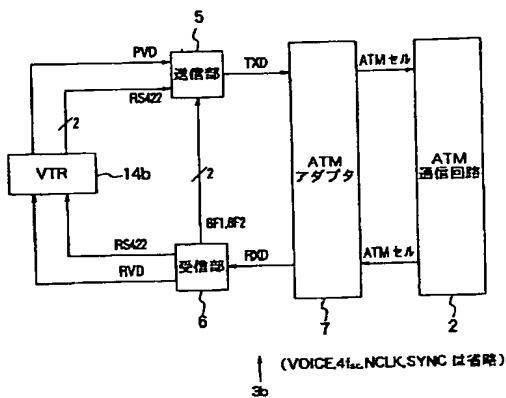
【図3】



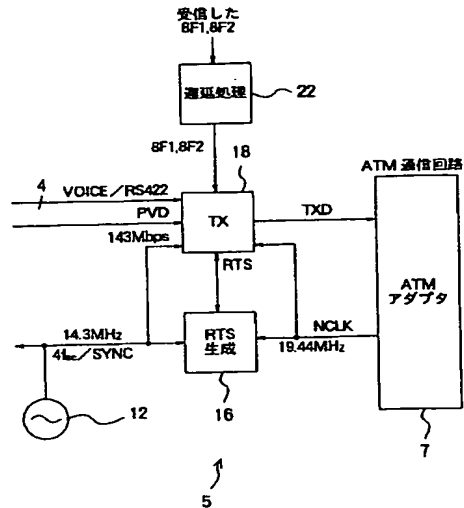
【図4】



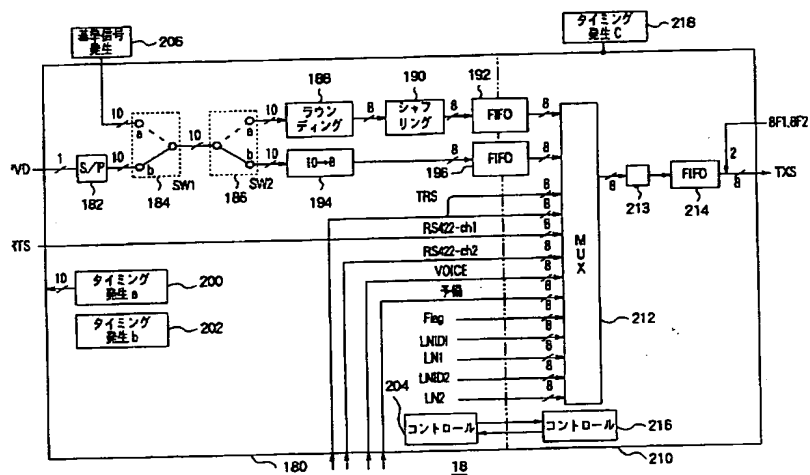
【図5】



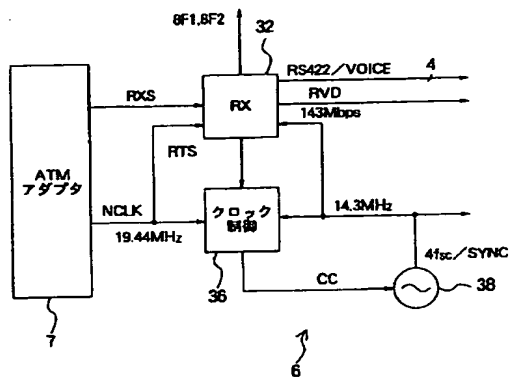
【図6】



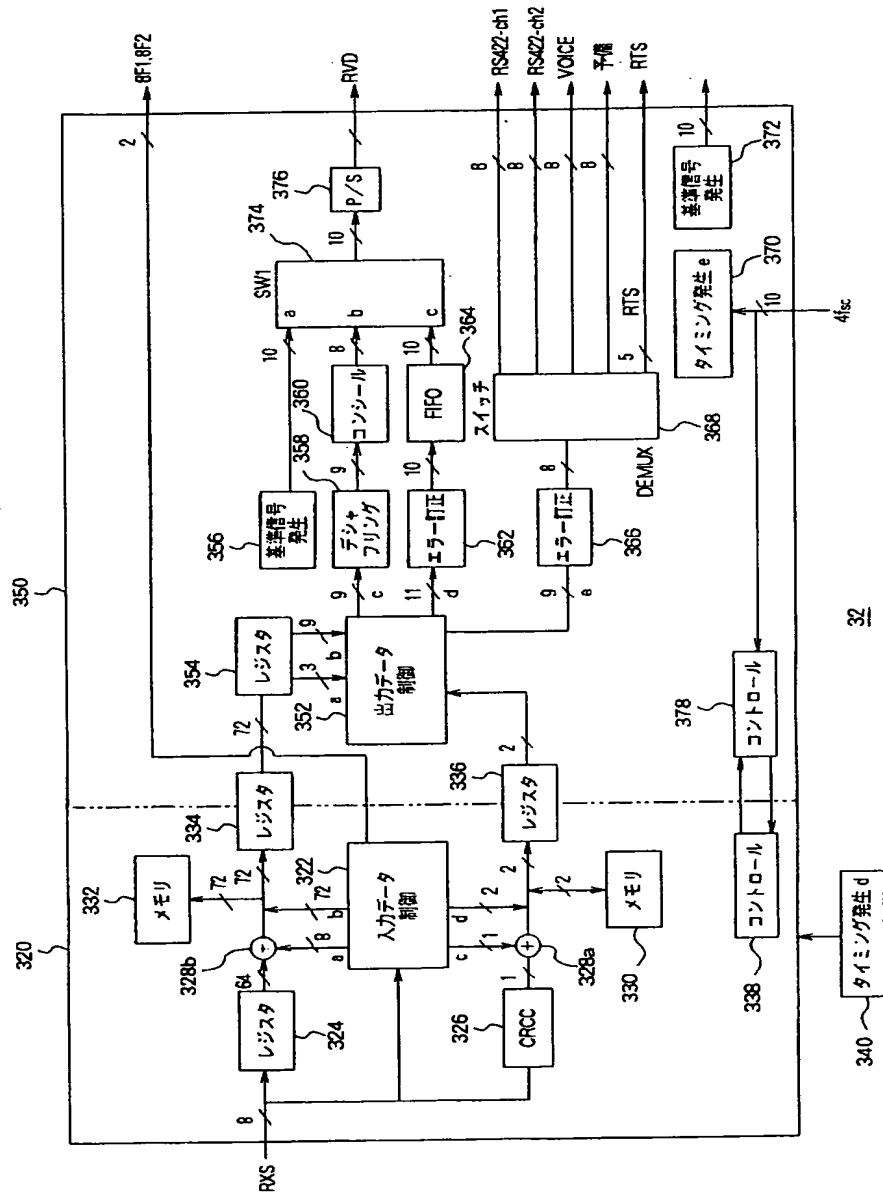
【図7】



【図8】

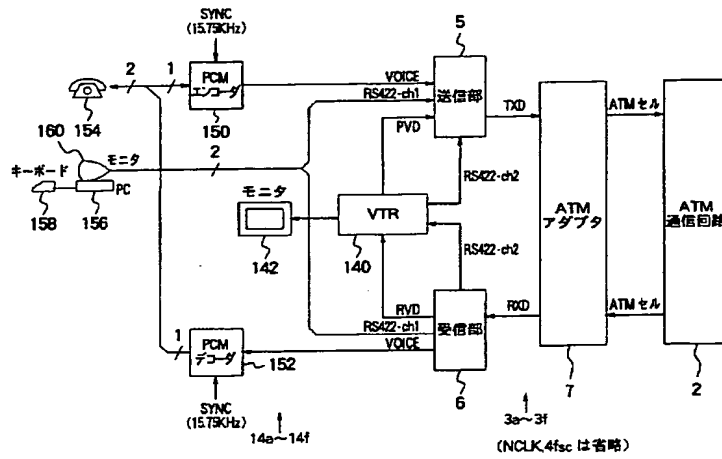


【図9】





【図10】



フロントページの続き

(72)発明者 岩崎 惇  
 東京都品川区北品川6丁目7番35号 ソニ  
 ー株式会社内